

半導體產業發展趨勢與關鍵議題

楊可歆

資深產業分析師

產業情報研究所

財團法人資訊工業策進會

2024.10.16

簡報大綱

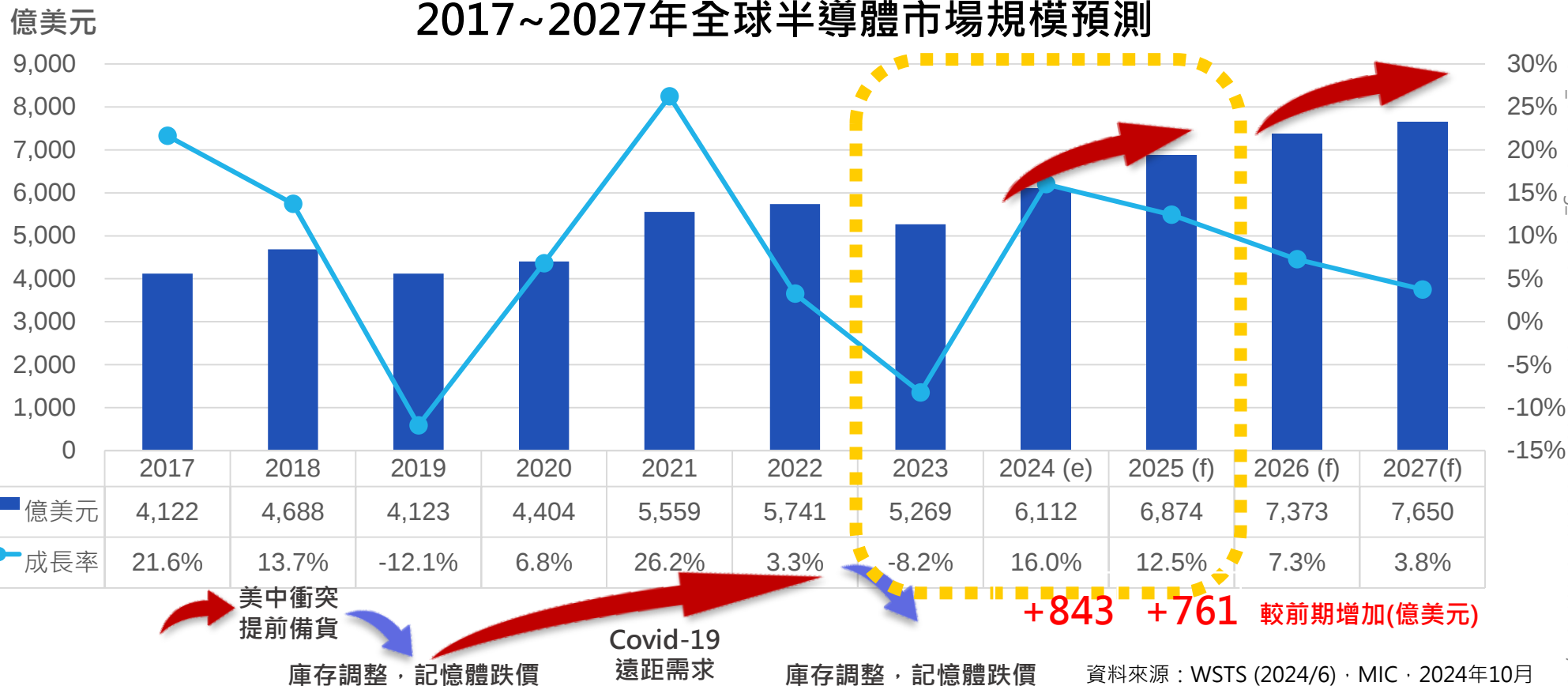
- 全球與台灣半導體產業現況
- 半導體晶片產業變化
- 市場供需現況與展望
- 產業發展關鍵議題
- 結論

全球與台灣半導體產業現況



全球半導體產值逾6千億，2025再成長12.5%

2017~2027年全球半導體市場規模預測

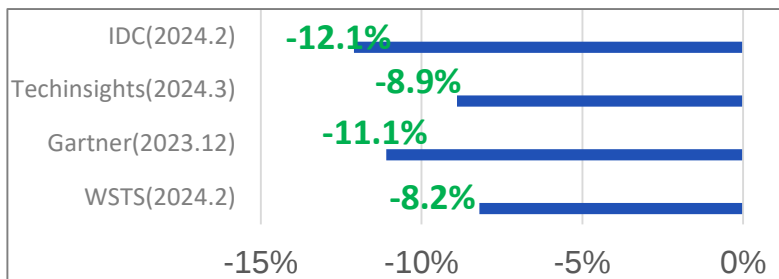


- 2018年後全球半導體市場歷經美中衝突、Covid-19、遠距需求和庫存調整，半導體月銷售額年增率在4Q21見頂回落並開啟下行週期
- 2022年8月開始，半導體產業連續15個月季減，至2023年11月首次轉正，直至2024年3月，全球半導體銷售額連續5個月實現季增，預估全年產值將超過6千億美元；市場需求變化短期仍視總經及其他因素影響供需帶動，2025前景樂觀，但中長期發展仍需考慮大國政策而有較高不確定性

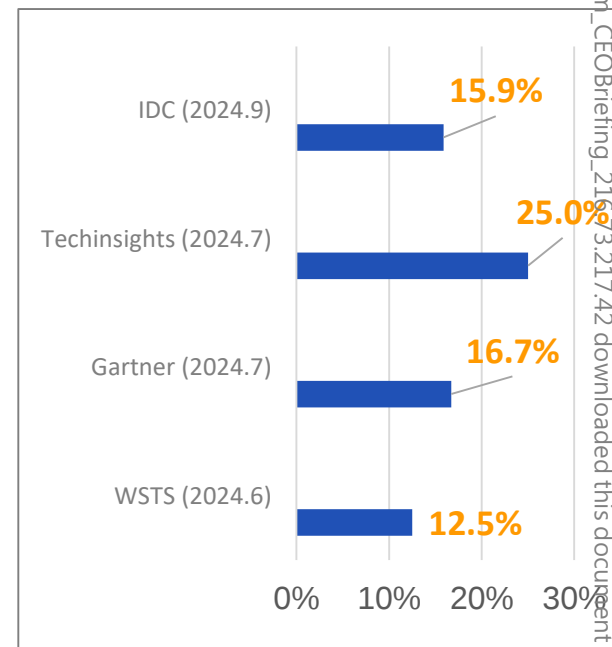
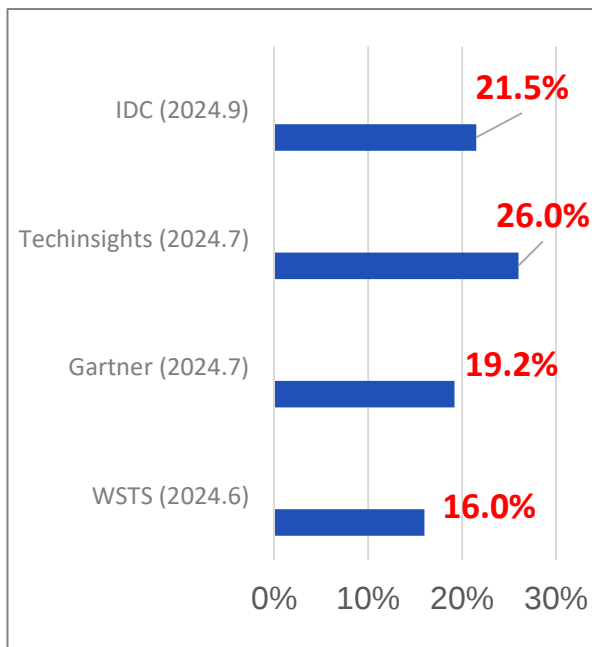


展望2025，供應鏈業者盼產業回復正常週期

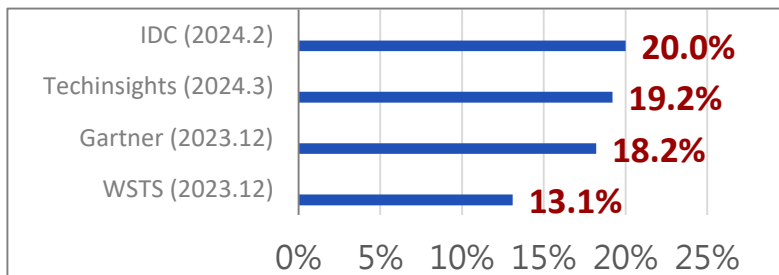
2023全球半導體市場成長率



2024/2025年全球半導體市場成長率預估



2024全球半導體成長率預估(年初)

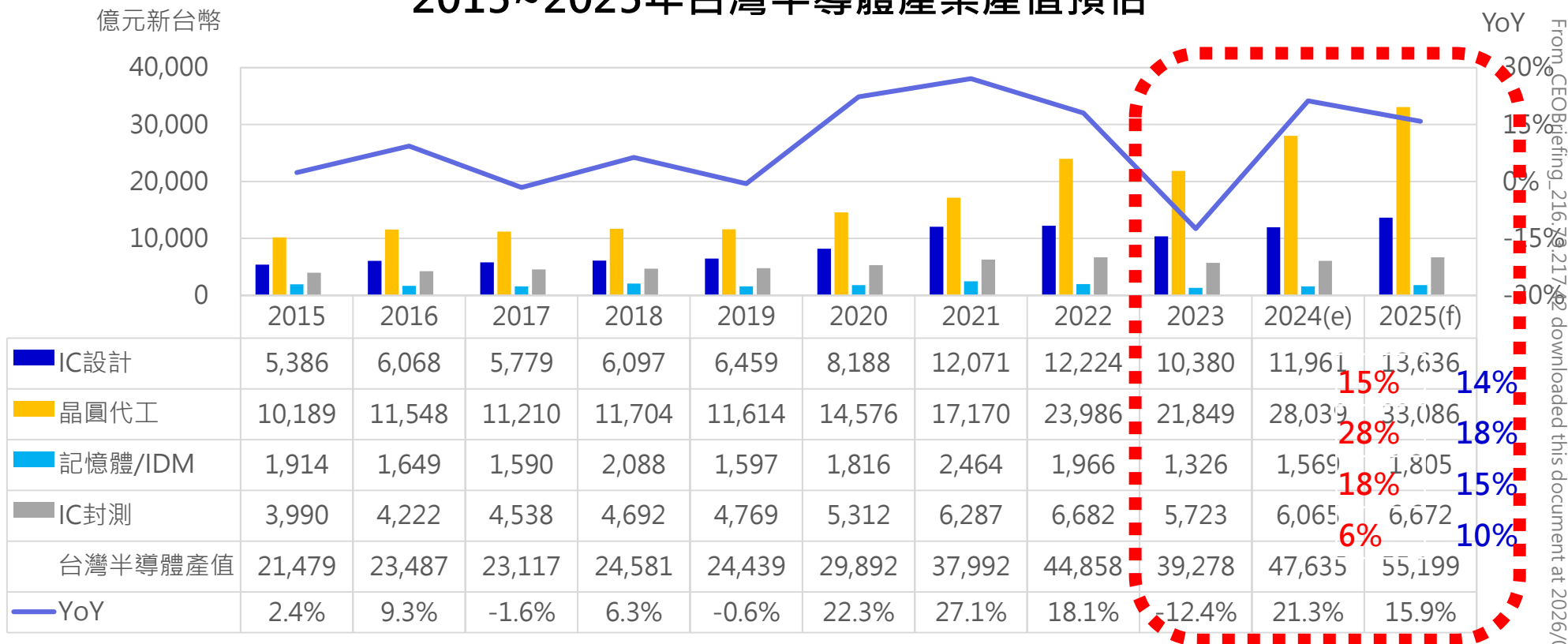


- 2024年半導體產業領導者降低資本支出和持續減產有助緩解庫存問題，但復甦速度仍低於預期且各細分市場表現不一；整體市場成長較預期為好的主因是建立在庫存去化有成，雖終端需求不強但供應鏈仍有庫存回補動能；另有AI帶動的高單價半導體元件需求增加推升了半導體平均售價(ASP)
- 展望2025年，在庫存維持健康的情況下，終端市場恢復需求有望迎來更明朗的動能，且隨著AI應用落地，邊緣AI設備將逐漸普及，市場成長空間加上上揚的ASP將會為產業帶來更好的收益；其他復甦契機包括疫情後的換機週期，以及Windows 10升級至Windows 11將帶來的換機需求等



台灣半導體產值成長幅度較全球市場更高

2015~2025年台灣半導體產業產值預估



資料來源：MIC · 2024年10月

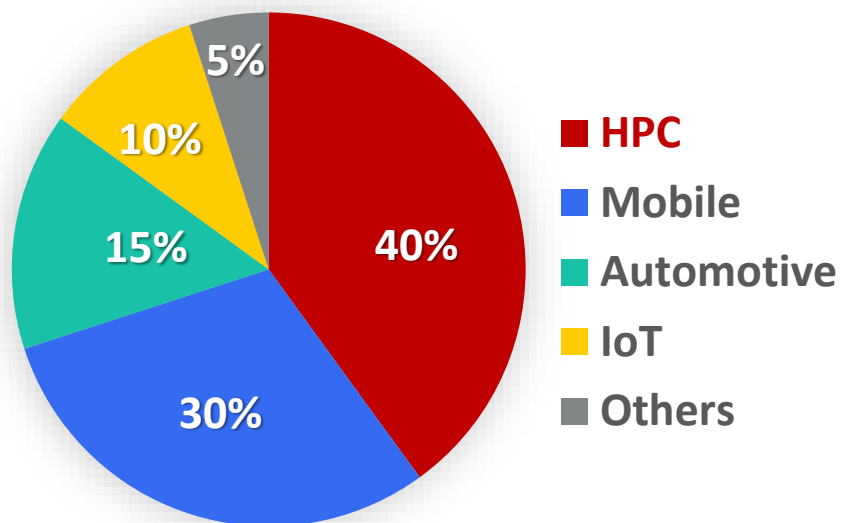
- 供應鏈庫存調整進入尾聲，終端產品在2024年上半年有較大幅度回補庫存，帶動各類晶片銷售以及IC設計產值增長
- AI熱潮驅動高階運算晶片以及先進製程需求，先進製程產能利用率在2024年上半年達到滿載，帶動晶圓代工產業產值明顯增長；記憶體在伺服器需求帶動下，銷售也獲得明顯改善

半導體晶片產業變化



半導體市場由ICT需求驅動轉由AI應用推動

2030年半導體應用市場占比



2027 \$700~800B
AI晶片需求爆炸性成長
2030 ~\$1 Trillion



Pervasive Intelligence

~10% CAGR



IoT & Cloud ~6% CAGR



Mobile ~4% CAGR



Web ~6% CAGR



PC ~18% CAGR

Dotcom
Bubble

Great
Recession

COVID

~\$0.5T

1958 1985 1990 1995 2000 2005 2010 2015 2020 2025E 2030E

~60 years

~8-9 years

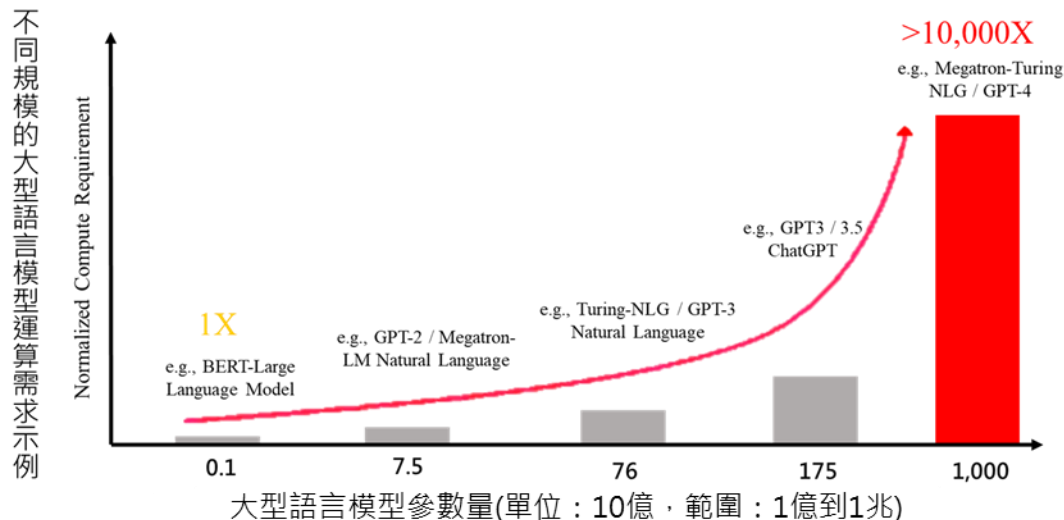
資料來源：台積電、Synopsys、MIC整理，2024年10月

© 2024 Institute for Information Industry

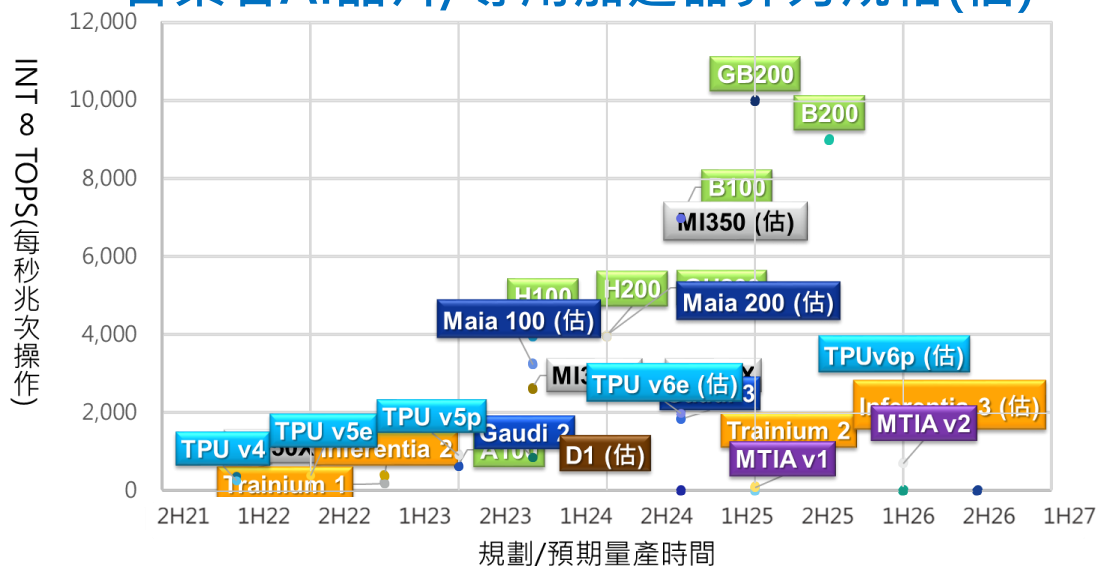


LLM參數量增加，底層硬體晶片算力需求大增

大型語言模型演進 & 參數量成長曲線



各業者AI晶片/專用加速器算力規格(估)



- 大型語言模型(LLM)做為AI核心應用之一，模型參數量增加反映於運算需求上，以模型規模達1兆參數為例，運算需求激增至超過10,000倍，顯示出大型語言模型發展推動對強大運算基礎設施需求
- AI晶片具備優化大規模矩陣運算的能力，能夠更好地滿足LLM需求，隨著LLM的參數量不斷增長，對底層晶片的算力要求也隨之提升，涉及運算能力、記憶體頻寬、資料傳輸效率及散熱設計等多方面挑戰
- 上述挑戰推動AI晶片/專用加速器如GPU、TPU、專用ASIC晶片發展。2021年後，IC設計領導業者與CSP業者在晶片算力上展開競逐，NVIDIA持續引領用於AI伺服器的GPU產品發展，目前以B200(2*Blackwell die)與GB200 (Grace+1*B200)算力值最高，INT8分別約為9,000、10,000TOPS，規劃於2025年大規模量產



製程微縮進程由FinFET結構轉進GAAFET

From_CEOBriefing_216.73.217.42 downloaded this document at 2026/09/14 12:16:49. © Copyright MIC.



2021	2022	2023	2024	2025	2026	2027-
N5P (5nm)	N4 (4nm)	N3 (3nm) N4P, N4X (4nm)	N3E (3nm) N5A (5nm)	N2 (2nm) • Nanosheet(GAA) N3P, N3X (3nm)	A16 (1.6nm) • Super Power Rail • Backside Power Delivery N2P, N2X	A14 (1.4nm) • Forksheet(?)



SF4E (4nm)	SF3E (3nm) • MBCFET(GAA) SF4 (4nm)	SF4P (4nm) SF5A (5nm)	SF3P (3nm) SF4X (4nm)	SF2 (2nm) SF4A, SF4U (4nm)	SF2P, SF2X (2nm)	SF1.4 (1.4 nm) SF2A, SF2Z • 背面供電/BSPDN
---------------	--	------------------------------------	------------------------------------	---	---------------------	---



Intel 7 (10nm)	Intel 4 (≒ 7 ~ 5nm) (EUV)		Intel 3 (≒ 5 ~ 3nm) Intel 20A (≒ 2 ~ 1.4nm) • RibbonFET(GAA) • 背面供電/PowerVia	Intel 18A (≒ 2 ~ 1.4nm)		Intel 14A (≒ 1.4nm) • Forksheet(?)
-------------------	---------------------------------	--	---	----------------------------	--	--



10nm (N+1)	7nm (N+2)	受設備限制 · 暫無開發進度			
---------------	--------------	----------------	--	--	--



GAAFET助力N2突破，效能功耗密度全面提升

2023

前為
FinFET時代

2024

FinFET
近微縮極限

2025

MOSFET結構
轉向GAAFET

2028

微縮極限
CFET結構
轉向垂直堆疊

台積電N5/N3/N2系列製程節點效能參數

節點	N3 vs N5	N3E vs N5	N3P vs N3E	N3X vs N3P	N2 vs N3E	N2P vs N3E	N2P vs N2	A16 vs N2P
功耗	-25%	-34%	-5%	-7%(註3)	-25%	-30%	-5%	-15%
	-30%		-10%		-30%	-40%	-10%	-20%
效能	+10%	+18%	+5%	+5%(註2)	+10%	+15%	+5%	+8%
	+15%				+15%	+20%	+10%	+10%
密度(註1)	-	1.3x	1.04x	1.10x(註3)	1.15x	1.15x	-	1.07x 1.10x
量產	4Q22	4Q23	2H24	2H25	2H25	2H26	2H26	2H26

註1：依台積電公布資訊，反映出由50%邏輯、30% SRAM 和20%類比組成的「混合」晶片密度

註2：N3X vs N3P 在相同的1.2V供電和相同晶片面積下，最大頻率提高了5% (Maximum Frequency@1.2V)

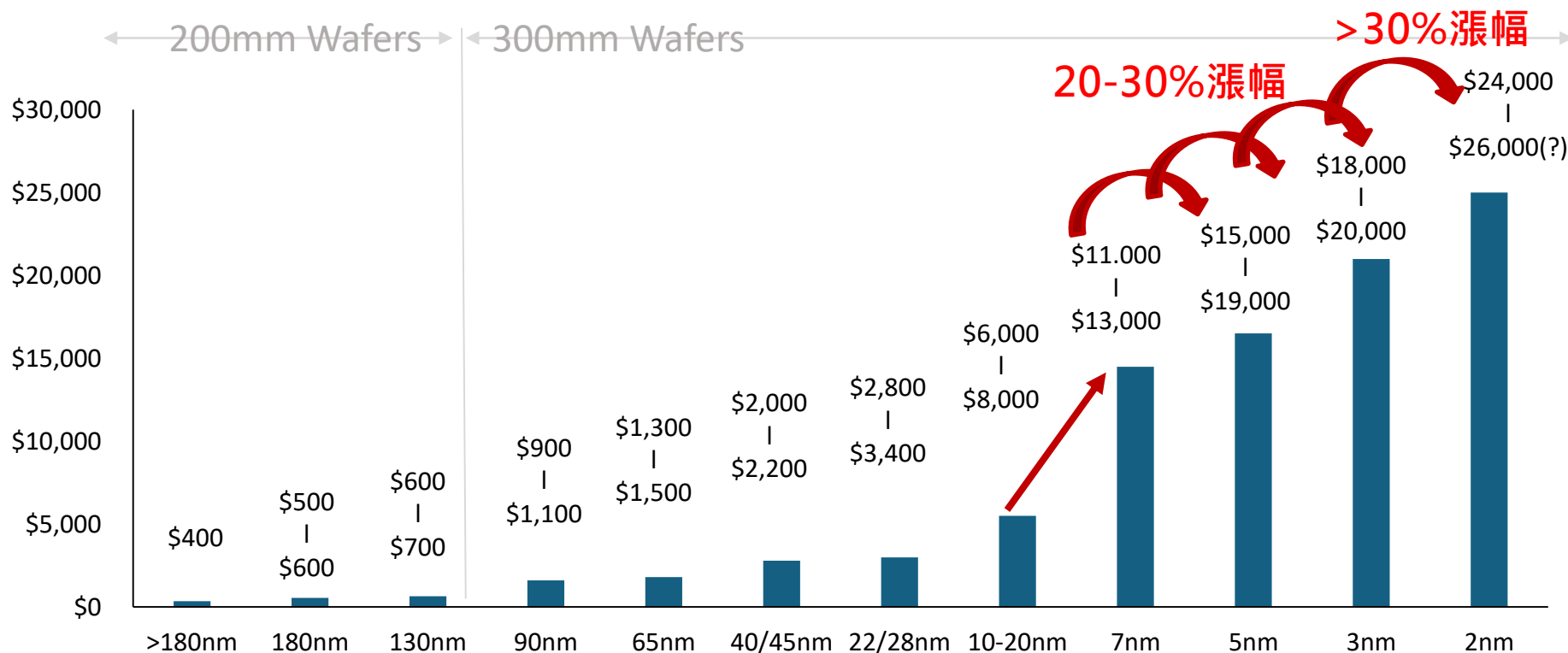
註3：在相同速度下進行的比較

- 半導體製程技術從N5到A16展示了從FinFET到GAAFET的轉變，各世代有5-20%效能提升，尤其N2相比N3E效能提升10-15%，功耗降低25-30%，電晶體密度增加15%，顯示GAAFET在能效和密度方面的優勢
- 此一轉變解決了FinFET在更小節點上的物理限制，並為未來技術如CFET的發展奠定基礎



晶圓製造平均價格隨技術節點推進快速攀升

純晶圓代工業者每片晶圓銷售價格(按技術節點)

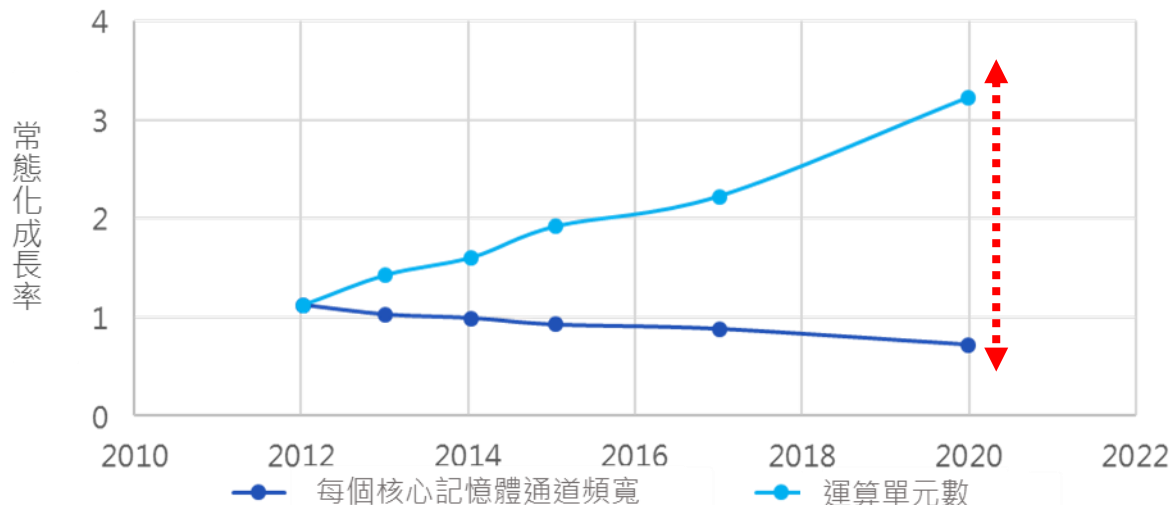


- 製程複雜度的提升使製造成本明顯增加，尤其EUV在7nm技術節點導入，進一步拉高設備分攤使用成本，故7nm以下代工價格大幅度增加，隨著GAA在3nm以下導入，技術複雜度提升，預期半導體先進製程將再面臨成本與價格大漲情形
- 晶圓銷售價格常因各業者投片規模而產生差異，就當前市場對AI應用的強勢需求來說，儘管製造/代工成本增加，高效運算需求仍推動先進製程持續發展

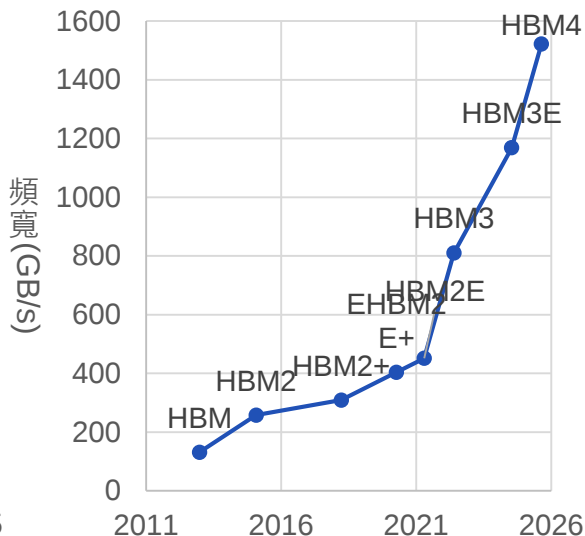
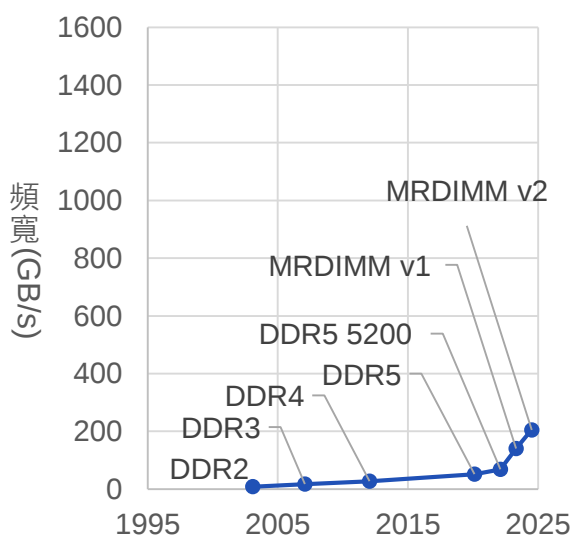


高運算負載需求驅動記憶體產業革新

處理器運算能力和記憶體存取差距



DDR & HBM 標準演進



- LLM參數量增加帶動對算力的高度需求，惟處理器運算能力和記憶體存取差距日漸擴大，促進記憶體產業變革
- 記憶體技術受到物理限制和材料瓶頸，頻寬發展速度跟不上處理器效能提升速度，導致處理器在存取記憶體資料時面臨瓶頸，形成了Memory Wall，最終影響處理器效能發揮，成為記憶體產業技術革新的主要動力
- 在新的記憶體階層概念中，HBM在CPU/GPU Last Level Cache SRAM和DRAM之間，最主要的作用就是彌補處理器與主記憶體最大頻寬供應能力間的頻寬缺口
- 左下圖顯示HBM頻寬成長速度遠超過傳統DDR技術，HBM2E以後更進一步提升頻寬，解決了部分由記憶體瓶頸導致的問題，更顯示出面向AI應用市場，高頻寬記憶體的重要性



記憶體大廠比拚HBM3E量產時程

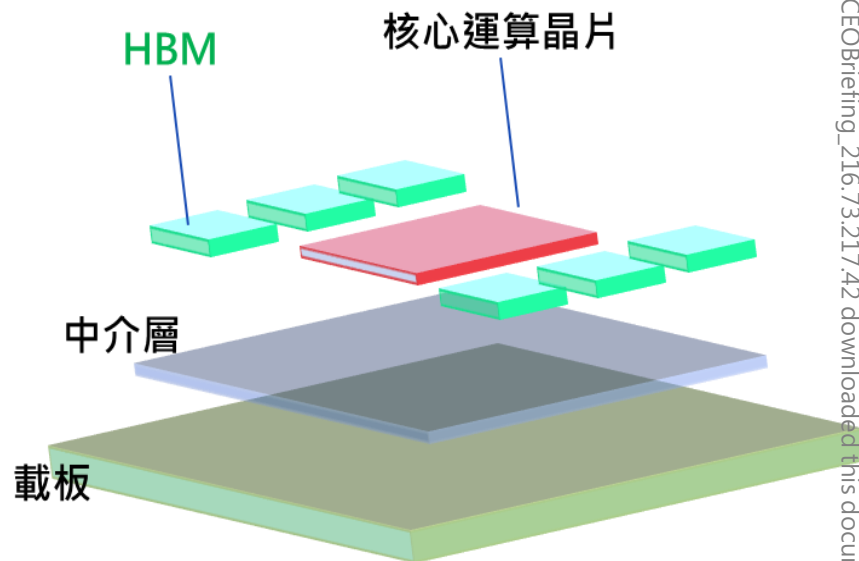
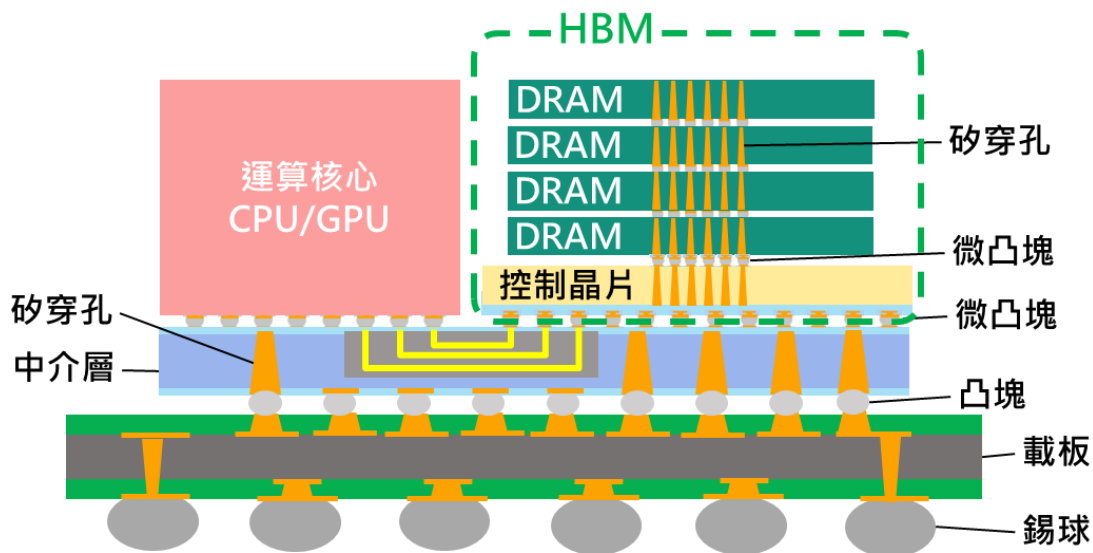
	業者	傳輸速率	單顆粒密度	層數	送樣時程	量產時程	備註
HBM2E	Samsung	3.2-3.6Gbps	16Gb	8hi	1Q20	2Q20	
	SK Hynix	3.2-3.6Gbps	16Gb	8hi	1Q20	3Q20	預計4Q25停產
	Micron	3.2-3.6Gbps	16Gb	8hi	2Q20	4Q20	4Q23已停產
HBM3	Samsung	5.6-6.4Gbps	16Gb	8hi	2Q23	3Q23	
				12hi	3Q23	4Q23	
	SK Hynix	5.6-6.4Gbps	16Gb	8hi	2Q22	4Q22	
				12hi	2Q23	4Q23	
HBM3E	Samsung	8-10Gbps	24Gb	8hi	4Q23	3Q24	
				12hi	3Q24	4Q24	
	SK Hynix	8-9.2Gbps	24Gb	8hi	1Q24	2Q24	
				12hi	2Q24	3Q24	
	Micron	8-9.2Gbps	24Gb	8hi	1Q24	2Q24	
				12hi	4Q24	1Q25	



HBM是先進封裝技術的「典範應用」

HBM由多層DRAM晶粒與控制晶片堆疊形成

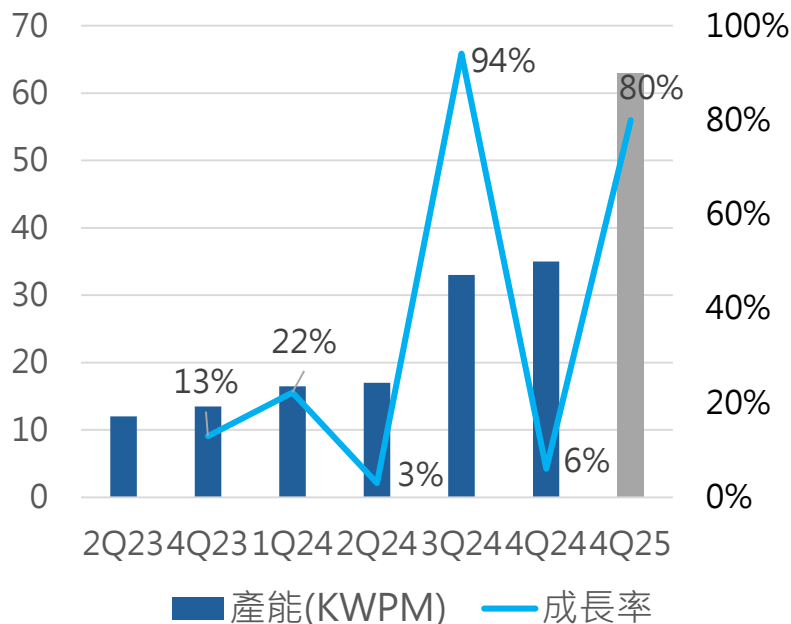
CoWoS封裝結構



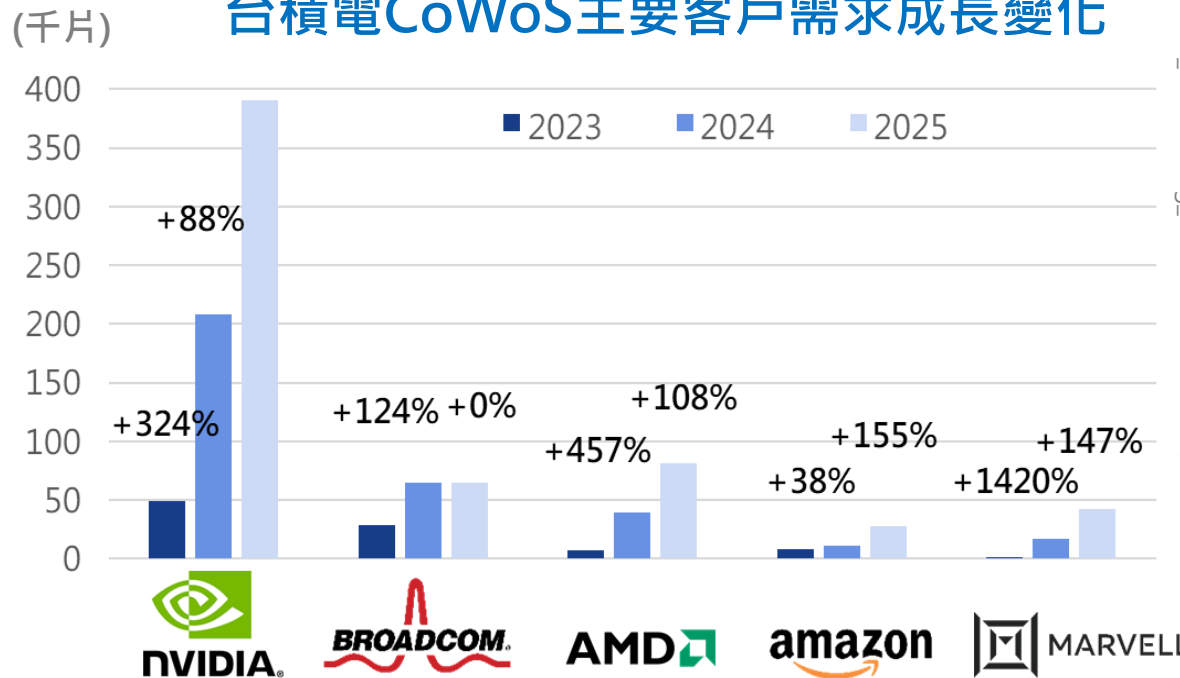
- HBM以堆疊(Stack)為基本單位，每一Stack由多層(Layer)DRAM與一個控制晶片垂直堆疊形成，上層的DRAM訊號透過微凸塊(Micro Bump)连接到下層的DRAM，再經由下層DRAM中的矽穿孔(TSV)繼續向下傳送，最後連接至最下方的控制晶片
- HBM是垂直堆疊和異質整合的典型應用，其充分體現了先進封裝技術提升記憶體頻寬、降低延遲、提高效能方面的優勢，也展示了先進封裝透過創新技術解決效能瓶頸的發展過程
- 隨著AI、大數據對運算和記憶體效能需求增長，可預期HBM技術會繼續演進，甚至會出現更多層堆疊、更小的TSV，亦或是與新型運算架構更深度的整合技術

供不應求，台積電CoWoS產能連續兩年倍增

台積電CoWoS月產能



台積電CoWoS主要客戶需求成長變化



- 至2024年底，台積電CoWoS月產能約3.5萬片，2024全年產出約30至32萬片，台積電並規劃在2025年底將月產能提高至6萬片以上；台積電於SEMICON Taiwan論壇活動指出：CoWoS在2022年至2026年產能CAGR將達50%以上，可確定至少到2026年均會持續高速擴產
- 台積電CoWoS第一大客戶NVIDIA占總產能約60%，預期2024年需求超過20萬片、2025年需求近40萬片；第二大客戶Broadcom占台積電CoWoS產能20%，預期2024年與2025年需求皆約6萬片；第三大客戶AMD占台積電CoWoS產能約10%，預期2024年需求近5萬片、2025年需求近9萬片

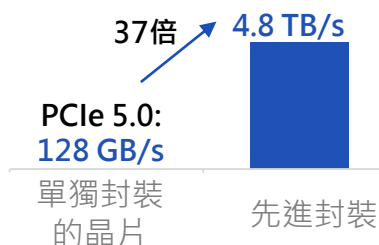


先進封裝助力製程微縮突破各種瓶頸

2023

AI/HPC NVIDIA H200

Hopper H200 Tensor Core GPU



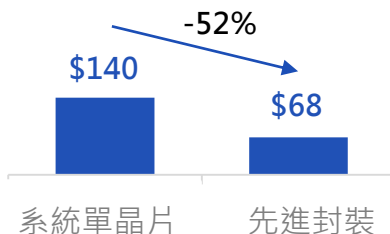
性能提升超過35倍

- OLD：GPU和HBM分開封裝，透過PCB連接
- NOW：將GPU和6個HBM堆疊直接整合在同一封裝內
- WAY：使用2.5D封裝技術，如矽中介層(Silicon Interposer)，極大縮短了GPU和記憶體間的距離，以利於提升數據傳輸速度進而提升性能

2022

Desktop/PC AMD Ryzen 16-core

Ryzen 9 5950X



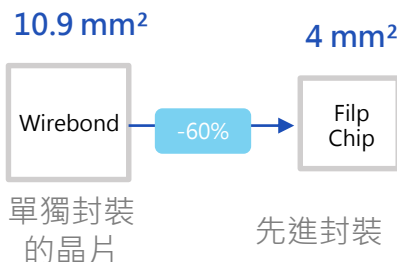
成本降低52%

- OLD：系統單晶片包含所有核心和功能
- NOW：CPU由多個小晶片(Chiplets)組成
- WAY：使用AMD Infinity Fabric技術連接小晶片，每個小晶片採用合適的製程節點生產，有利於良率提升並降低成本

2020

ADAS Infineon Optireg

線性電壓控制器



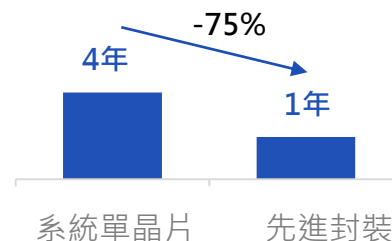
面積縮小60%

- OLD：整合所有功能於單一封裝晶片；以金屬線連接至基板的完整電路設計
- NOW：採用Flip Chip技術，或可結合晶圓級封裝(WLP)
- WAY：將晶片翻轉直接連接到基板，省去Wirebond空間，減少封裝面積

2023

Desktop/PC Intel HPC

Intel Data Center GPU Max 系列



上市時間加快75%

- OLD：設計單一複雜的系統單晶片需長時間開發
- NOW：將GPU分解為多個功能模組，採用模組化設計
- WAY：使用Intel的EMIB技術，可重複使用現有設計模組，大幅縮短開發時間

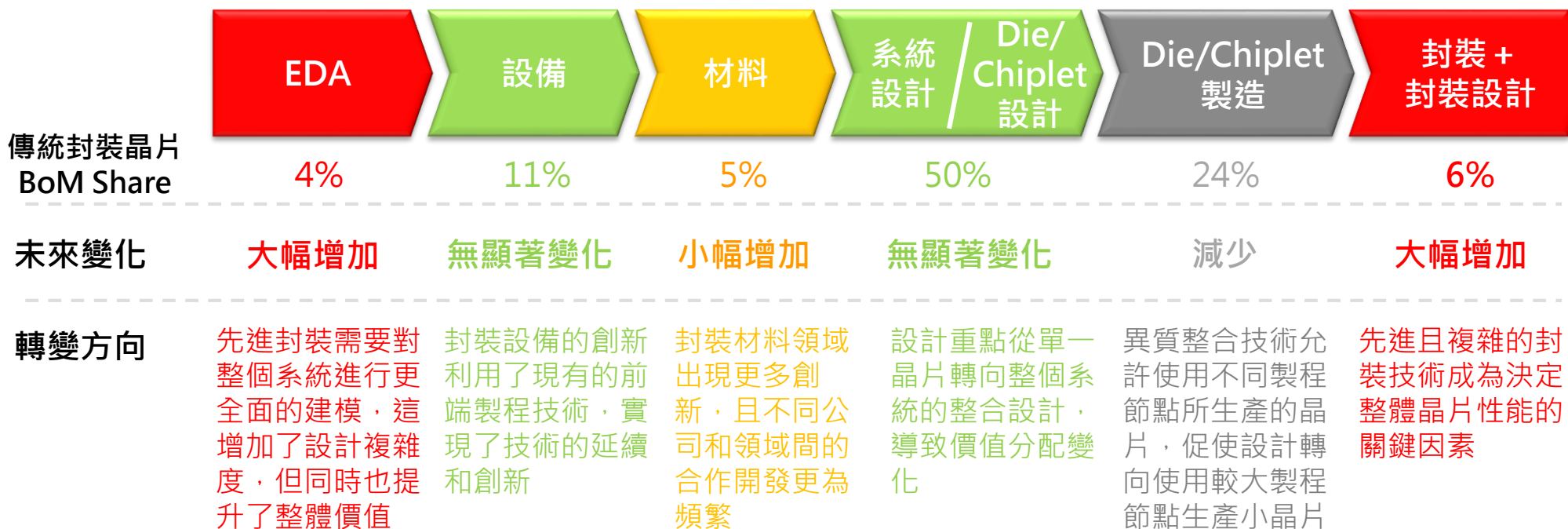
先進封裝市場快速成長，重塑晶片製造價值鏈



- 傳統晶片製造價值鏈關鍵體現在晶片設計和前段製造，而今先進封裝成為系統性能提升關鍵因素，透過異質整合和多晶片模組實現不同製程節點晶片的最佳組合，大幅提升整體效能和能源效率
- 晶片設計範疇從單一晶片擴展至整個系統，包括多晶粒整合至先進封裝中，價值重心從前段轉向後段封裝，封裝環節在價值鏈不再只是輔助角色；設計、製造到測試亦需更緊密協作與高度整合
- 先進封裝產值約占半導體市場8%，預計到2030年，先進封裝的市場規模將翻倍，超過960億美元；過去先進封裝市場由智慧型手機處理器主導推動，未來則將會由AI應用產品驅動成長



半導體晶片製造重要性從前段到後段均衡發展



- 先進封裝使用新的材料和製程技術，如TSV、玻璃基板等。EDA工具需擴展其材料庫和製程參數以便支援新技術，使能提供精準電氣和機械特性模擬；多晶片互動(Multi-chip Interaction)包括訊號傳輸、干擾、時序等電氣互動及各晶片產生的熱量影響，對系統性能、可靠性和功耗具決定性影響
- 材料供應商需開發新材料應對熱膨脹、熱傳導等管理挑戰，封裝設備也需持續改進，以滿足更高精度要求，帶動半導體產業升級；儘管前段製造仍占高價值比重，但後段設計和封裝的重要性和利潤價值正在提升

市場供需現況與展望



消費市場緩慢復甦，成長仰賴高單價產品元件



智慧手機

2024

11.85億台
(+3%)

2025

12.34億台
(+4%)



固態硬碟

4.13億台
(-1%)

4.30億台
(+4%)



數位電視

2.06億台
(+2%)

2.20億台
(+7%)



筆電

1.74億台
(+3%)

1.84億台
(+6%)



智慧手錶

1.47億支
(+16%)

1.63億支
(+11%)



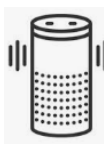
平板

2024

1.34億台
(+4%)

2025

1.34億台
(-1%)



智慧音箱

1.04億台
(-4%)

1.09億台
(+5%)



傳統手機

1.80億台
(-12%)

1.62億台
(-10%)



桌上型電腦

0.68億台
(-1%)

0.70億台
(+4%)



ADAS電控單元

0.73億台
(+6%)

0.77億台
(+6%)



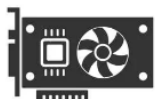
遊戲機

2024

0.48億台
(-13%)

2025

0.47億台
(-2%)



繪圖卡

0.43億台
(+12%)

0.43億台
(+2%)



汽車HPC

0.18億台
(+145%)

0.31億台
(+71%)



伺服器

0.14億台
(+6%)

0.14億台
(+6%)



加速卡

0.06億台
(+25%)

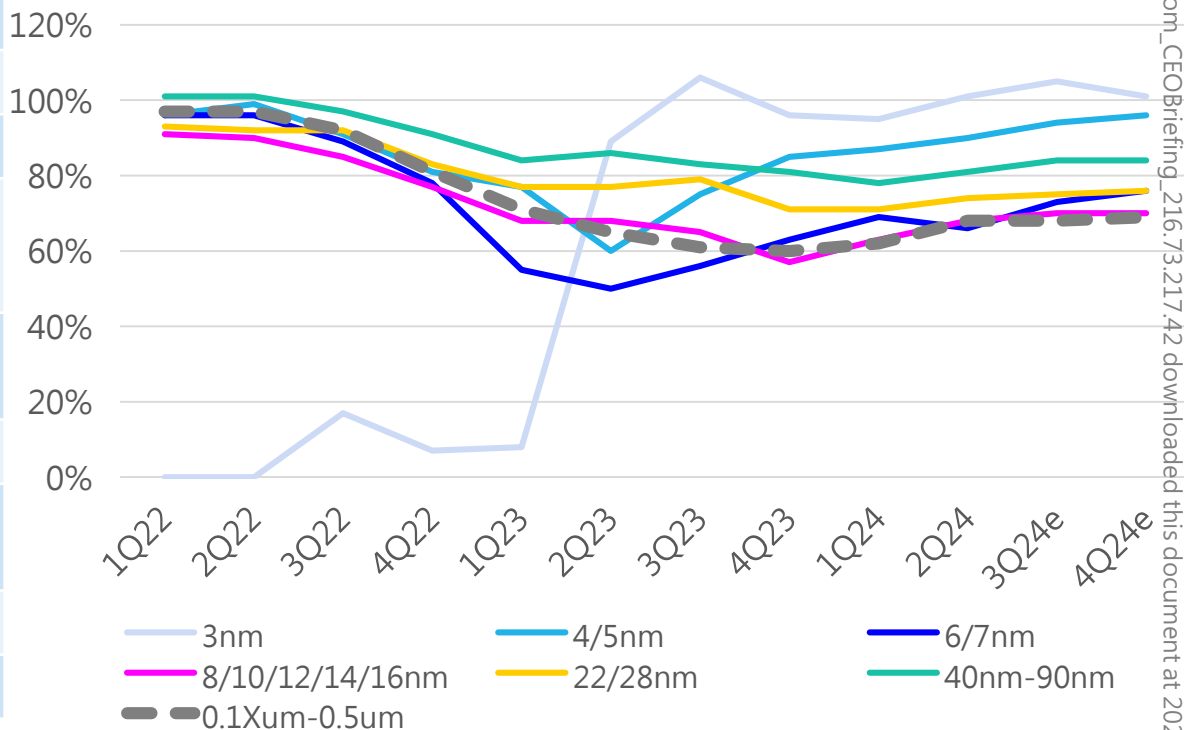
0.06億台
(+15%)



先進製程需求強，但其他各節點UTR表現不一

製程節點	主要產品	代表業者
3nm	手機AP	Apple、QCOM
4/5nm	手機AP、CPU、GPU	NVIDIA、AMD
6/7nm	手機AP、CPU、GPU	AMD、MTK、INTL
8/10/12/14/16nm	Networking IC(BT、Wi-Fi)、RFIC	Broadcom、Marvell、Qualcomm
22/28nm	ISP、DDIC、RFIC、TV SoC	SONY、Novatek、MTK
40/45nm	Networking IC、DDIC	Novatek
55/65nm	CIS、Auto/Industrial IC(高階MCU)	OmniVision、IDMs
80/90nm	CIS、PMIC	GalaxyCore、MTK
8"	Sensor、MCU...	

2022~2024晶圓代工業者各節點產能利用率變化

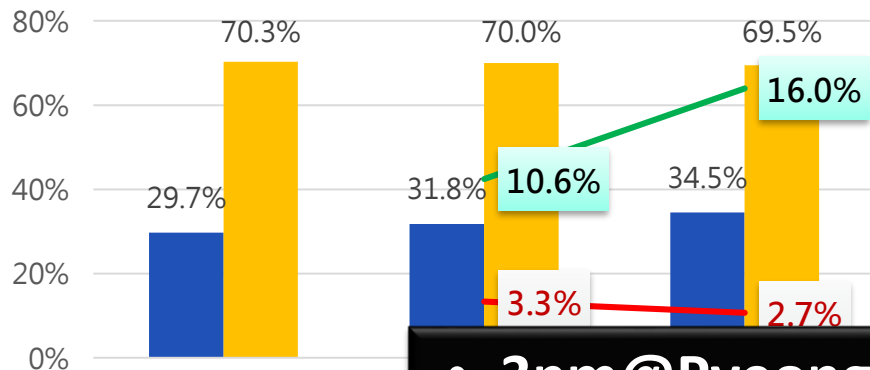


- 先進製程UTR整體走升，3nm UTR保持高位，主要需求來自Apple旗艦款手機處理器，4/5nm需求強勁，主要來自NVIDIA AI晶片需求，6/7nm UTR明顯改善，源於AMD、聯發科和Qualcomm需求增加，尤其AMD在PC市場積極擴張，反映出AI、HPC與高階行動裝置市場需求
- 消費性市場動能不佳，8/10/12/14/16nm UTR因網通相關IC元件需求不穩定而有所波動，22/28nm主力產品ISP需求因1H24手機庫存回補動能而有提升其後回落；40-90nm乃至8吋成熟製程對應無線通訊、物聯網、車用市場及一般消費性市場的通用料件，因需求不顯，UTR表現一般

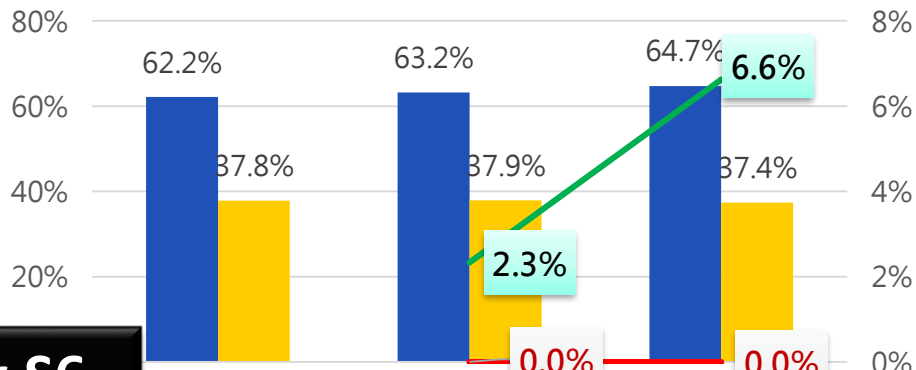


主要晶圓廠先進製程產能增長趨勢明顯

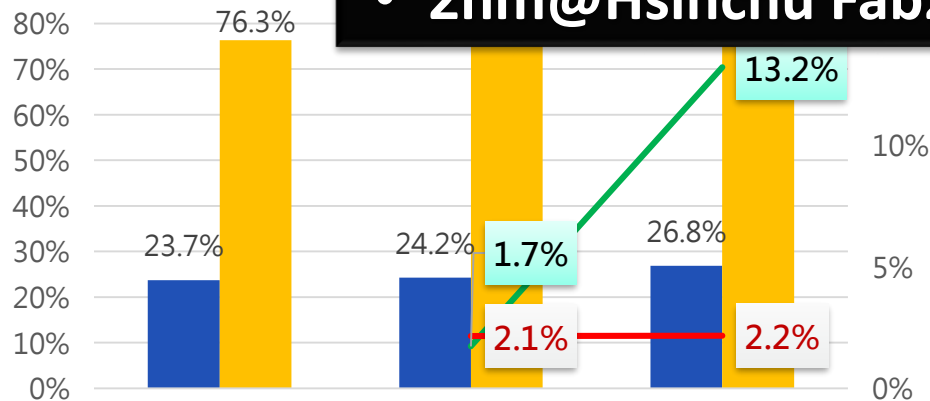
2023-2025 台積電產能變化



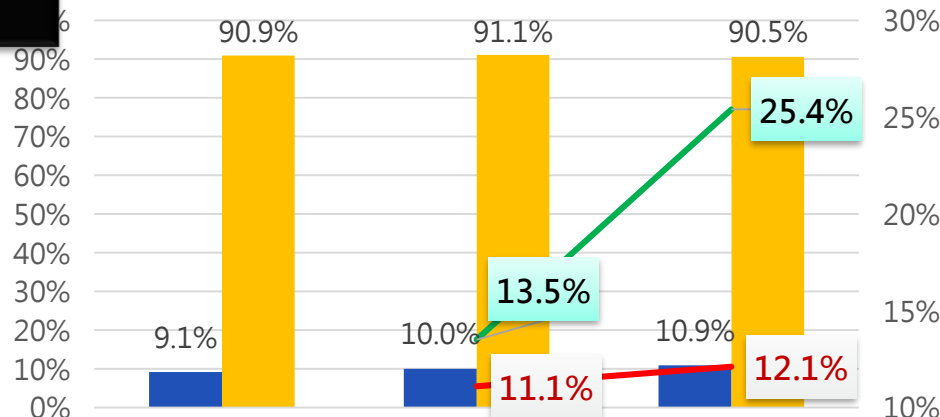
2023-2025 Intel 產能變化



2023-2025 三星產能變化



2023-2025 中芯國際產能變化



- 3nm@Pyeongtaek S6
- 3nm@Taylor, Texas
- 3nm@Taipei Fab16
- 2nm@Hsinchu Fab20

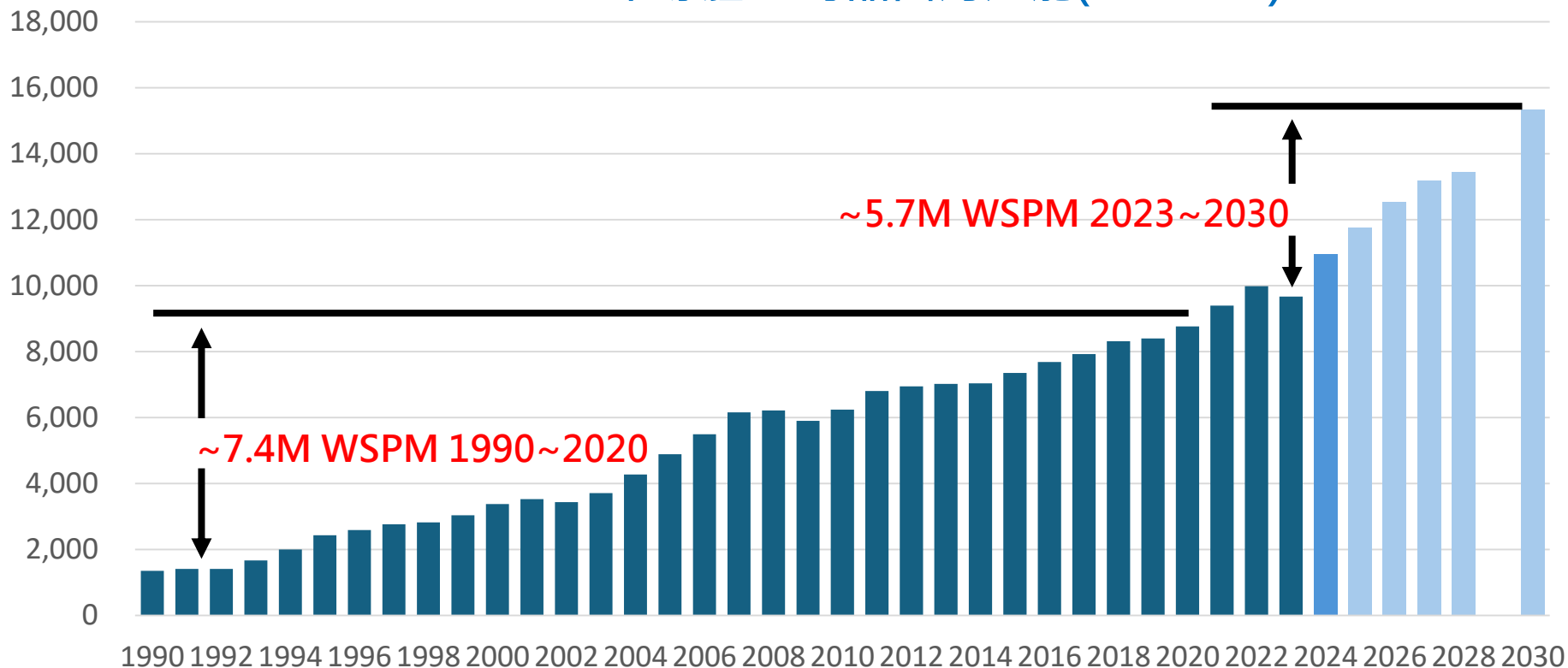
- 3nm@Arizona Fab52

- 7nm@Shanghai Fab 8 P2(SN2)



至2030年，12吋晶圓月產能是2023年1.6倍

2023~2030半導體12吋晶圓月產能(KWSPM)



- 幾乎所有電子產品和系統的Silicon content持續增加，意即產品/系統中使用的(矽基)半導體元件數量/複雜度持續增加，成為半導體產能擴張驅力；預估至2030年12吋晶圓月產能將會成長60%
- 參考Techinsights報告數據，半導體產業至2030年還會再新建25座記憶體晶圓廠，實現每月10萬片產量，並會有超過60座邏輯晶圓廠，每月增加5萬片產能

產業發展關鍵議題



AI/HPC發展關鍵議題

xLLMs & xLMMs 擴張進程

- 未來數年間CSP支出規劃
- 資料中心建置數量與規模
- AI模型規模理論極限

LLM 商用化趨勢

- Meta開源模型Llama 3.1與封閉模型的競爭與需求變化
- 企業AI應用模型選擇與規劃
- 模型託管網站發展與變化
- 企業投入開源模型開發對價格的影響(開發價格與雲端公司推理價格)

AI PC走向Edge 滲透率/發展變化

- AI晶片活動從資料中心市場轉向終端市場的時機點
- 終端產品如AI PC提供的應用體驗，如視覺、文字、語音或遊戲
- 系統配置變化：AI加速器整合在CPU內的NPU→搭載獨立晶片如GPU或ASIC

資料中心AI晶片 價格趨勢

- AI加速器ASP變化
 - * 價格趨於穩定(?)
 - * 泡沫化或晶片過剩隱憂(?)
- 企業建置重要矩陣：效能、建置效益、每次推理成本
- 市場比重變化：
 - * 用於推理的產品越來越多
 - * 高規高單價晶片市占縮小

競爭者/客戶 (自研)市場變化

- Design House：NVIDIA、AMD
- CSP：Amazon、Google、Meta、Microsoft
- 新創業者：Cerebras、SambaNova、D-Matrix、Tenstorrent

地緣政治 區域市場發展

- 地緣政治、美國禁令影響：
 - * 中國大陸在價值鏈上與其他主導發展國家完全脫鉤
 - * 晶片自主發展及特規出口形成特定區域市場
- 中系CSP在用於資料中心的客製化晶片產品開發進度

算力規格/生態系 競爭態勢

- MSFT CoPilot+PC 40 TOPS
- AMD Ryzen AI 300 SoC 50 TOPS
- INTEL Lunar Lake 48 TOPS
- Apple Arm M4 SoC 39 TOPS
- Qualcomm Snapdragon X Elite Arm處理器

AI 邊緣低功耗設備 開發變化

- 邊緣AI功能由邊緣設備控制器提供商整合及其開發進度
 - * STM、Renesas、Microchip和NXP
 - * 提供內建NPU或支持AI運算核心的MCU產品
- 隨著應用擴散，邊緣NPU AI IP數量成長速度



電子終端/行動裝置市場觀測重點

Windows 11 升級 重啟PC更新週期

- 2025年底Windows 10終止支援，PC更新週期重啟
- PC/NB Silicon Content

AI PC或有題材 但TAM就是那麼大

- 中國大陸市場復甦時點
- AI PC有助提高平均售價，但預期出貨量變化不大
- AI應用未完全開發，2024 AI PC元年議題夯，2025能否有效帶動供應鏈拉貨？

x86與Arm 競爭加劇

- Apple Arm架構筆電市占率9%→14%；MacBook(M4處理器) 2025出貨
- 聯發科和NVIDIA預計在2025年進入Arm-based Windows PC市場
- INTEL與AMD將推出基於x86的CPU - 專為Copilot+PC設計

INTEL PC策略

- INTEL財務困境及其對x86架構和PC業務的推廣
 - * INTEL筆電CPU市場占比約七成；其優勢包括商用PC安全性支援、強大的開發者基礎
 - * IFA 2024發表Core Ultra (Series 2)表現亮眼

Generative Mobile AI 重振市場？

- 行動裝置市場進入生成式AI時代，有望重建消費者興趣並重振行動市場需求？
 - * Google Pixel 9系列 + Gemini
 - * Apple iPhone 16系列 + Apple Intelligence

Silicon Content 推動Mobile AI進步

- 新的晶片設計如異質整合
- 更先進的製程技術，從FinFET過度到GAA
- 更先進的封裝技術
- 更高規的DRAM產品(Apple採用8 GB LPDDR記憶體支持運行Apple Intelligence)

中國大陸&華為 區域市場供需變化

- 全球最大智慧型手機市場(22%)和第二大平板電腦市場(17%)
- 華為Mate 60 Pro，Pura 70鞏固中國大陸高階手機市場地位，影響其他手機品牌發揮(供應限制，海外市場Pura 70系列限4G)

智慧型手機/平板 兩極化需求/模糊邊界

- 市場銷售兩極化：Android入門手機(\$36-\$99) & 高階/旗艦手機(\$600及以上)銷售占比擴大/需求維持成長；且折疊機市場具成長性
- 手機/平板共用處理器帶動平板市場討論；中階平板在市場上的價格競爭更為開放



半導體產業未來發展關鍵議題

1

市場需求 復甦週期

總體經濟

地緣政治

供應鏈變化與生產成本

TAM/SAM變化

區域市場分化&自主供應變化

2

現代電子設備 設計和功能

AI晶片
開發、整合與應用

先進製程與封裝
技術持續進步

設備自主性/自動化
與去中心化運算

3

電力需求供應 &替代方案

新電池技術/替代能源
新儲能解決方案

邊緣方案推動

運算任務分散減輕資料中心負擔

軟體/設備/系統優化
運算效能優化&低功耗設計

結論



結論(1/2)

- 總經漸入佳境，半導體銷售實現連續季增，2024產值將超過6千億美元；2025前景樂觀，半導體產值預估將有雙位數成長，惟中長期發展仍需考慮大國政策而有其不確定性
- 台灣半導體產值成長幅度較全球市場更高，AI熱潮驅動高階運算晶片以及先進製程需求，先進製程產能利用率在2024年上半年達到滿載，帶動晶圓代工產業產值明顯增長
- 全球晶圓廠設備市場在不同應用領域均穩定成長，代工與邏輯市場支出遠超其他領域；DRAM設備支出在2023年後已回復增長，NAND市場則需等待至2025年方有望回升
- 半導體市場從ICT需求轉向，以AI/HPC應用為主要驅力；2030年半導體市場產值將達到1兆美元；LLM應用帶動晶片算力需求，為現代電子設計帶來機遇與挑戰
- LLM為AI核心應用，模型參數量帶動對算力的高度需求；IC設計業者與CSP業者在晶片算力上展開競逐，NVIDIA持續引領市場，AI晶片/專用加速器與專用ASIC晶片需求大增
- 隨著FinFET結構接近微縮極限，2025將進入GAAFET世代；FinFET到GAAFET各世代有5-20%效能提升，N2相比N3E效能提升10-15%，功耗降低25-30%，密度增加15%
- 領導業者持續引領先進製造與先進封裝產能擴張，半導體產業歷經2023年全球經濟放緩與庫存調整後重回成長走勢，AI應用需求促進相關業者積極部署/擴張先進封裝產能
- 處理器運算能力和記憶體存取差距擴大促進記憶體產業變革；HBM頻寬成長速度遠超過傳統DDR技術；HBM3E量產在即，業者積極爭取NVIDIA訂單擴大市占率



結論(2/2)

- 台積電CoWoS產能連續兩年倍增，至2026年仍將持續擴產；CoWoS第一大客戶NVIDIA占總產能約60%，前三大客戶產能占比近九成
- 為求晶片整體效能和功耗效率提升，晶片產業展開變革；技術進步體現在邏輯晶片運算能力、記憶體存取速度與容量、I/O傳輸效率及先進封裝技術如何影響晶片面積與電力消耗等面向
- 先進封裝成為系統性能提升關鍵因素，在價值鏈中不再只是輔助角色；傳統晶片製造價值鏈關鍵體現在晶片設計和前段製造，而今設計、製造到測試需更緊密協作與高度整合
- 系統單晶片市場銷售穩定增長，以運算與通訊應用領域營收貢獻顯著，預估上述兩大應用市場2025年營收貢獻比重分別為48%與21%
- 智慧化和電動化趨勢有助於車用和工業用SoC市場銷售，隨著車聯網、工業4.0和物聯網發展與5G應用普及，且上述應用領域對安全和效能要求更高，大幅推升對高性能、專用SoC需求



附錄：中英文名詞縮寫對照表(1/2)

英文縮寫	英文名詞	中文名詞
AI	Artificial Intelligence	人工智慧
ArFi	Argon Fluoride immersion	氟化氬浸潤式曝光機
ASIC	Application Specific Integrated Circuit	特定應用積體電路
CD	Critical Dimension	關鍵尺寸
CIS	CMOS Image Sensor	影像感測器
CMOS	Complementary Metal-Oxide-Semiconductor	互補式金屬氧化物半導體
CPU	Central Processing Unit	中央處理器
DDR	Double Data Rate	雙倍資料速率
DRAM	Dynamic Random Access Memory	動態隨機存取記憶體
DSDP	Die Sort and Die Preparation	晶粒分類與準備
DUV	Deep Ultraviolet	深紫外光
EUV	Extreme Ultraviolet	極紫外光
GPU	Graphics Processing Unit	圖形處理器



附錄：中英文名詞縮寫對照表(2/2)

英文縮寫	英文名詞	中文名詞
HBM	High Bandwidth Memory	高頻寬記憶體
HPC	High Performance Computing	高效能運算
I/O	Input/Output	輸入/輸出
LLM	Large Language Model	大型語言模型
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor	金屬氧化物半導體場效電晶體
PCB	Printed Circuit Board	印刷電路板
PLP	Panel-Level Packaging	面板級封裝
PMIC	Power Management Integrated Circuit	電源管理IC
RF	Radio Frequency	射頻
SIMS	System Integration and Manufacturing Services	系統整合與製造服務
TPU	Tensor Processing Unit	張量處理器
TSV	Through Silicon Via	矽穿孔
WLP	Wafer Level Packaging	晶圓級封裝



MIC 產業提昇的關鍵力量
Thank You

楊可歆 資深產業分析師

cynthiayang@iii.org.tw

產業情報研究所

智慧財產權暨引用聲明

- 本活動所提供之講義內容或其他文件資料，均受著作權法之保護，非經資策會或其他相關權利人之事前書面同意，任何人不得以任何形式為重製、轉載、傳輸或其他任何商業用途之行為
- 本講義內容所引用之各公司名稱、商標與產品示意照片之所有權皆屬各公司所有
- 本講義全部或部分內容為資策會產業情報研究所整理及分析所得，由於產業變動快速，資策會並不保證本活動所使用之研究方法及研究成果於未來或其他狀況下仍具備正確性與完整性，請台端於引用時，務必注意發布日期、立論之假設及當時情境